

基于高云半导体 GW1N-4 芯片的 DUAL BOOT 下载方案

概述

为了满足用户对 GW1N-4 FPGA 的 DUAL BOOT 功能需求，在现有芯片下载电路基础上，通过增加少量外部电路实现其功能，考虑不同用户电源设计不同，提供了两种电路形式。通过电路仿真和板级验证该电路均能满足 DUAL BOOT 下载需求。

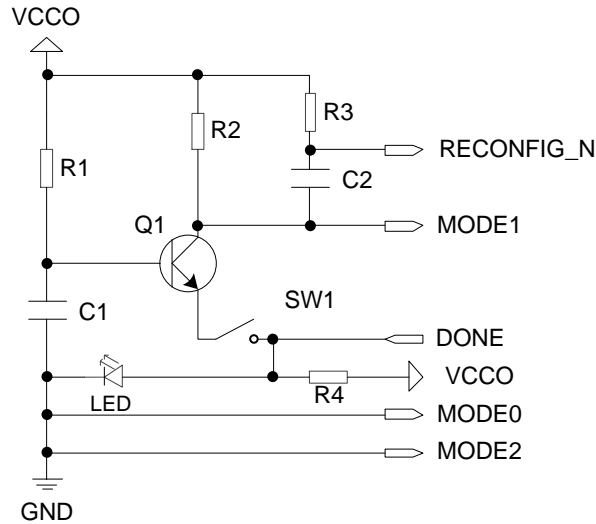
技术方案

具体实现

1. 外部 Flash 下载：上电初始，MODE1 为高电平，READY 信号采样 MODE[2:0]的值为“010”，即 MSPI 下载方式。FPGA 会从外部 Flash 加载程序到 SRAM，当 DONE 信号从低电平变为高电平表示从外部 Flash 加载成功。
2. 内部 Flash 下载：当 R1 和 C1 电路满足三极管导通条件时，若外部 Flash 仍未加载成功，即 DONE 信号仍为低电平，则 MODE1 会从高电平变为低电平，同时 RECONFIG_N 会产生一个低脉冲重新触发 FPGA 从内部 Flash 加载，此时 READY 信号采样 MODE[2:0]的值为“000”，即 AUTOBOOT 下载方式。当 DONE 信号从低电平变为高电平表示从内部 Flash 加载成功。

电路示意图

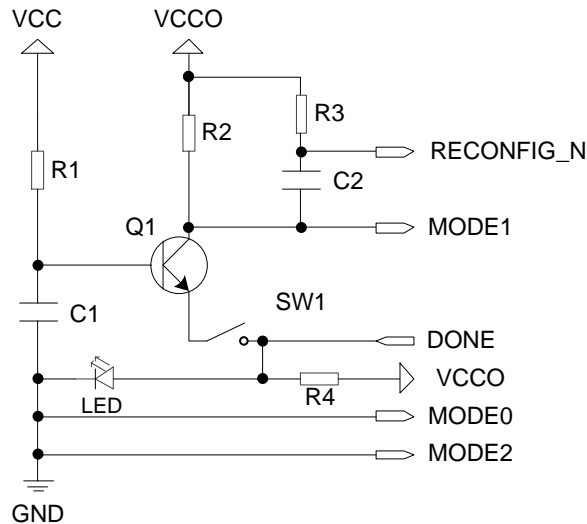
图 1 DUAL BOOT 电路示意图 1



注！

- 本电路示意图适用于 VCC 和 VCCO 上电过程一致时。
- R1=100KΩ; R2=10KΩ; R3=20KΩ; R4=4.7KΩ; C1=10μF; C2=4.7μF; Q1=BC847A-235; VCCO=3.3V; Download Speed=25MHz。
- SW1 开关使用: 当进行内部 Flash 下载程序时, SW1 必须断开, 而当运行 DUALBOOT 功能时, SW1 须保持连通状态。

图 2 DUAL BOOT 电路示意图 2



注！

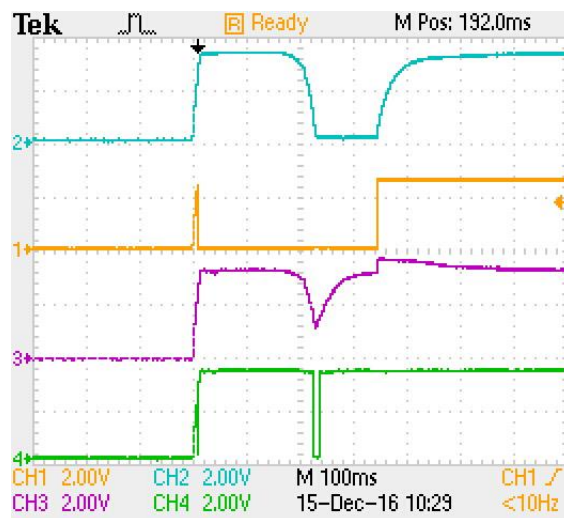
- 本电路示意图适用于 VCC 上电滞后于 VCCO。
- R1=100KΩ; R2=100KΩ; R3=100KΩ; R4=4.7KΩ; C1=2.2μF; C2=4.7μF; Q1=BC847A-235; VCCO=3.3V, VCC=1.2V; Download Speed=25MHz。
- SW1 开关使用: 当进行内部 Flash 下载程序时, SW1 必须断开, 而当运行 DUALBOOT 功能时, SW1 须保持连通状态。

板级验证

基于 DK-ENTRY-GW1N4 开发板进行了 DUAL BOOT 功能验证。验证步骤如下：

1. 从开发板连接 USB 线缆到 PC，并打开 Programmer。
2. 断开 SW1，加电后对片内 Flash 下载 bitstream 文件。
3. 下载成功后，连通 SW1，重启开发板电源，观察 DUAL BOOT 方式从内部 Flash 加载。
4. 从内部 Flash 加载成功后，再进行外部 Flash DUAL BOOT 加载验证。
5. 断开 SW1，加电后通过 Programmer (exFlash Program in bscan)对片外 Flash 下载 bitstream 文件。
6. 下载成功后，连通 SW1，重启开发板电源，观察 DUAL BOOT 方式从外部 Flash 加载。
7. 若 DUAL BOOT 方式从内部 Flash 和外部 Flash 加载均成功，则验证完成。

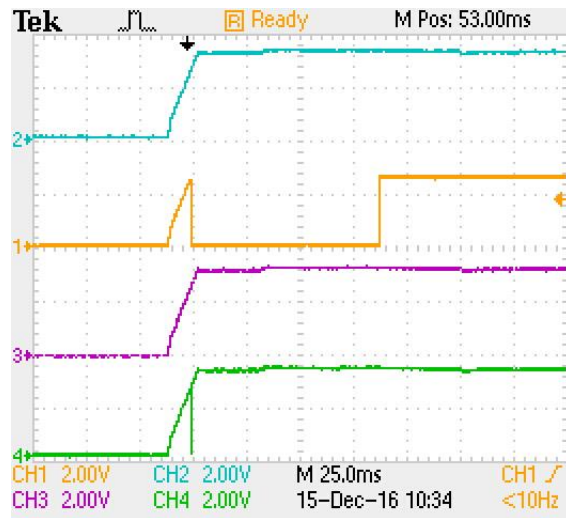
图 3 上电后 FPGA 从内部 Flash 成功加载



注！

- 通道 1 为 DONE 信号。
- 通道 2 为 MODE1 信号。
- 通道 3 为 RECONFIG_N 信号。
- 通道 4 为 READY 信号。
- MSPI 下载时钟速率 25MHz。

图 4 上电后 FPGA 从外部 Flash 成功加载



注！

- 通道 1 为 DONE 信号。
- 通道 2 为 MODE1 信号。
- 通道 3 为 RECONFIG_N 信号。
- 通道 4 为 READY 信号。
- MSPI 下载时钟速率 25MHz。

注意事项

1. DUAL BOOT 电路中的 R、C 值可根据 MSPI 下载速度及具体硬件平台做些微调。
2. 建议电源上电时间在 10ms 左右。
3. READY 管脚上拉 4.7K 电阻到 VCC0。

技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：<http://www.gowinsemi.com.cn/>

E-mail：support@gowinsemi.com

Tel: 00 86 0755 82620391

版本信息

日期	版本	说明
2016/12/16	1.00	初始版本。

版权所有© 2016 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人都不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。