



Gowin 可配置功能单元(CFU) 用户指南

UG288-1.08,2016-10-27

版权所有©2016 广东高云半导体科技股份有限公司

未经本公司书面许可，任何单位和个人不得擅自摘抄、复制、翻译本档内容的部分或全部，并不得以任何形式传播。

免责声明

本档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除高云半导体在其产品的销售条款和条件中声明的责任之外，高云半导体概不承担任何法律或非法律责任。高云半导体对高云半导体产品的销售和 / 或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。高云半导体对档中包含的文字、图片及其它内容的准确性和完整性不承担任何法律或非法律责任，高云半导体保留修改档中任何内容的权利，恕不另行通知。高云半导体不承诺对这些档进行适时的更新。

版本信息

日期	版本	说明
2016/05/17	1.05	初始版本
2016/07/15	1.06	标准化插图
2016/08/02	1.07	适用 GW2A 系列 FPGA 产品
2016/10/27	1.08	适用 GW2AR 系列 FPGA 产品

目录

目录	i
图目录	iii
表目录	iv
1 关于本手册	1
1.1 手册内容	1
1.2 适用产品	1
1.3 相关文档	1
1.4 术语、缩略语	1
1.5 技术支持与反馈	2
2 可配置功能单元概览	3
2.1 可配置逻辑单元	4
2.2 布线资源单元	5
3 可配置单元原语的调用和实现	6
3.1 LUT1/LUT2/LUT3/LUT4	6
3.2 LUT5/LUT6/LUT7/LUT8	6
3.3 DFF	7
3.4 DL	7
3.5 ALU	8
3.6 RAM16S1/RAM16S2/RAM16S4	8
3.7 RAM16SDP1/RAM16SDP2/RAM16SDP4	9
3.8 ROM16	10
4 分布式存储器初始化	11
4.1 初始化文件格式	11
4.2 二进制文件	11
4.3 十六进制文件	12
4.4 地址十六进制文件	12
5 设计考虑和用法	14
5.1 可配置功能单元通用属性	14

5.2 可配置功能单元专用属性 14

图目录

图 2-1 可配置功能单元结构示意图	3
图 2-2 CFU 中的寄存器示意图	4
图 3-1 低阶查找表示意图.....	6
图 3-2 高阶查找表示意图.....	6
图 3-3 触发器示意图	7
图 3-4 锁存器示意图	7
图 3-5 算术逻辑单元示意图	8
图 3-6 分布式单口随机存储器示意图.....	8
图 3-7 分布式伪双口随机存储器示意图.....	9
图 3-8 分布式只读存储器示意图.....	10

表目录

表 1-1 术语、缩略语	1
表 2-1 CFU 中寄存器模块信号说明	4
表 3-1 低阶查找表信号定义	6
表 3-2 高阶查找表信号定义	7
表 3-3 触发器信号定义	7
表 3-4 锁存器信号定义	7
表 3-5 算术逻辑单元信号定义	8
表 3-6 算术逻辑单元模式定义	8
表 3-7 分布式单口随机存储器信号定义	9
表 3-8 分布式伪双口随机存储器信号定义	9
表 3-9 分布式只读存储器信号定义	10

1 关于本手册

1.1 手册内容

Gowin 可配置功能用户单元(CFU)主要描述了可配置用户单元的架构、工作模式和用法。

1.2 适用产品

本手册中描述的信息适用于以下产品：

1. GW2A 系列 FPGA 产品：GW2A-18, GW2A-55
2. GW1N 系列 FPGA 产品：GW1N-2, GW1N-4, GW1N-6, GW1N-9
3. GW2AR 系列 FPGA 产品：GW2AR-18

1.3 相关文档

通过登录高云半导体网站 <http://www.gowinsemi.com.cn> 可以下载、查看相关文档：

1. GW2A 系列 FPGA 产品数据手册（DS102-1.00）
2. GW1N 系列 FPGA 产品数据手册（DS100-1.09）
3. GW2AR 系列 FPGA 产品数据手册（DS226-1.00）

1.4 术语、缩略语

表 1-1 中列出了本手册中出现的相关术语、缩略语及相关释义。

表 1-1 术语、缩略语

术语、缩略语	全称	含义
CFU	Configurable Function Unit	可配置功能单元
LUT	Look-up Table	查找表
CRU	Configurable Routing Unit	可配置布线单元
RAM	Random Access Memory	随机访问存储器
ROM	Read Only Memory	只读存储器
CLS	Configurable Logic Slice	可配置逻辑片
REG	Register	寄存器

术语、缩略语	全称	含义
MUX2	Multiplexer 2:1	2 选 1 选择器
ALU	Arithmetic Logic Unit	算术逻辑单元
DFF	D Flip Flop	D 触发器
DL	Data Latch	数据锁存器

1.5 技术支持与反馈

高云半导体提供全方位技术支持，在使用过程中如有任何疑问或建议，可直接与公司联系：

网址：<http://www.gowinsemi.com.cn>

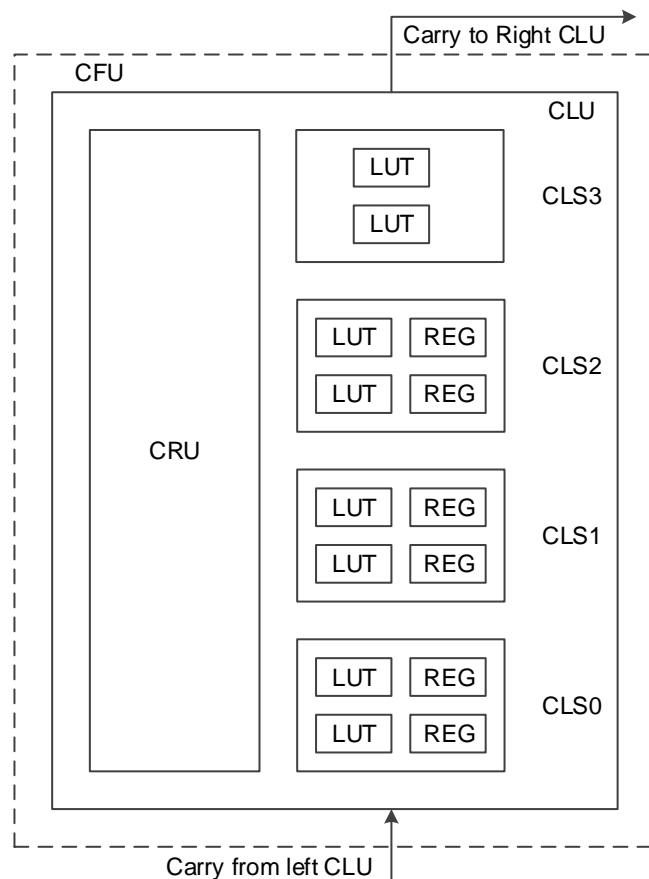
E-mail：support@gowinsemi.com

Tel: +86 755 8262 0391

2 可配置功能单元概览

可配置功能单元(CFU)是构成高云半导体 FPGA 产品内核的基本单元，每个可配置功能单元由可配置逻辑单元(CLU)以及相应的可配置布线单元(CRU)组成，每个可配置逻辑单元由四个可配置逻辑片(CLS)组成，其中三个可配置逻辑片各包含两个四输入查找表(LUT)和两个寄存器(REG)，另外一个可配置逻辑片只包含两个四输入查找表，如图 2-1 所示。可配置逻辑片可根据应用场景配置成基本查找表、算术逻辑、随机存储器和只读存储器四种工作模式。

图 2-1 可配置功能单元结构示意图



2.1 可配置逻辑单元

可配置逻辑单元支持基本查找表、算术逻辑和存储器模式：

- 基本查找表模式

每个查找表可以被配置为一个 4 输入查找表(LUT4)，可配置逻辑单元可实现高阶查找表功能：

- 一个可配置功能片可配置成一个 5 输入查找表(LUT5)。
- 两个可配置功能片可配置成一个 6 输入查找表(LUT6)。
- 四个可配置功能片可配置成一个 7 输入查找表(LUT7)。
- 八个可配置功能片(两个 CLU)可配置成一个 8 输入查找表(LUT8)。

- 算术逻辑模式

结合进位链，查找表可配置成算术逻辑模式(ALU)，用作实现以下功能：

- 加法/减法运算
- 计数器，包括加计数器和减计数器
- 比较器，包括大于比较、小于比较和不相等比较
- 乘法器

- 存储器模式

GW1N-6 器件、GW1N-9 器件、GW2A-18 器件、GW2A-55 器件以及 GW2AR-18 器件支持此模式。在此模式下，可用可配置逻辑单元构成 16 x 4 位的分布式静态随机存储器 (S-SRAM) 或只读存储器。

Gowin 云源软件支持读入初始化文件的方式实现静态随机存储器 (S-SRAM) 的初始化。只读存储器的数据在对器件编程时完成输入。

寄存器

可配置功能片(CLS0~CLS2)各含两个寄存器(REG)，如图 2-2 所示。

图 2-2 CFU 中的寄存器示意图

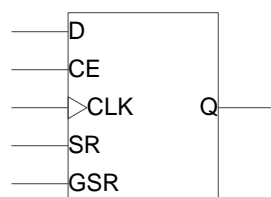


表 2-1 CFU 中寄存器模块信号说明

信号名	I/O	描述
D	I	寄存器数据输入 ¹
CE	I	CLK 使能信号，可配置为高电平使能或低电平使能 ²
CLK	I	时钟信号，可配置为上升沿触发或下降沿触发 ²
SR	I	本地置复位输入，可配置为如下功能 ² ： <ul style="list-style-type: none"> ● 同步复位 ● 同步置位

信号名	I/O	描述
		<ul style="list-style-type: none"> ● 异步复位 ● 异步置位 ● 无本地置复位
GSR ^{3,4}	I	全局复置位，可配置为如下功能 ⁴ ： <ul style="list-style-type: none"> ● 异步复位 ● 异步置位 ● 无全局复置位
Q	O	寄存器输出

注！

- [1]信号 D 的来源可以选择同一可配置功能片中任一查找表的输出，也可以选择来自于 CRU 的输入。因此在查找表被占用的情况下，寄存器仍可以单独使用。
- [2]CFU 中可配置功能片的 CE/CLK/SR 均可独立配置选择。
- [3]在高云半导体 FPGA 产品内部，GSR 通过直连线连接，不通过 CRU。
- [4]SR 与 GSR 同时有效时 GSR 有较高的优先级。

2.2 布线资源单元

布线资源单元 CRU 的功能主要包括两个方面：

- 输入选择功能：为 CFU 的输入信号提供输入源选择。
- 布线资源功能：为 CFU 的输入/输出信号提供连接关系，包括 CFU 内部连接、CFU 之间连接以及 CFU 和 FPGA 内部其他功能模块之间的连接。

3 可配置单元原语的调用和实现

3.1 LUT1/LUT2/LUT3/LUT4

低于四阶的查找表可由一个四输入查找表实现，其基本结构和信号定义如图 3-1 所示。

图 3-1 低阶查找表示意图

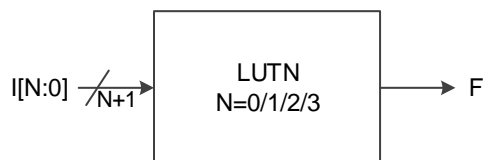


表 3-1 低阶查找表信号定义

信号名	输入输出定义	描述
I[0:0]/ I[1:0]/ I[2:0]/ I[3:0]	输入	查找表输入
F	输出	查找表输出

属性 INIT 用于定义各种输入组合对应的输出值，比如：

- LUT1 有 2 种输入组合
- LUT2 有 4 种输入组合
- LUT3 有 8 种输入组合
- LUT4 有 16 种输入组合

3.2 LUT5/LUT6/LUT7/LUT8

高于四阶的查找表可由低阶查找表和二选一选择器(MUX2)实现，其基本结构和信号定义如图 3-2 所示。

图 3-2 高阶查找表示意图

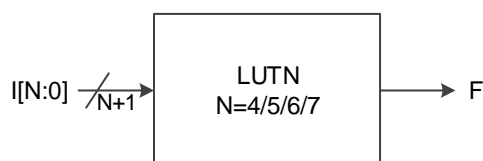


表 3-2 高阶查找表信号定义

信号名	输入输出定义	描述
I[4:0]/ I[5:0]/ I[6:0]/ I[7:0]	输入	查找表输入
F	输出	查找表输出

属性 INIT 用于定义各种输入组合对应的输出值，比如：

- LUT5 有 32 种输入组合
- LUT6 有 64 种输入组合
- LUT7 有 128 种输入组合
- LUT8 有 256 种输入组合

3.3 DFF

在同步电路设计中引入一个时钟脉冲作为控制信号，只有当时钟脉冲到来时电路才被“触发”响应，并根据输入信号改变输出状态，其基本结构和信号定义如图 3-3 所示。

图 3-3 触发器示意图

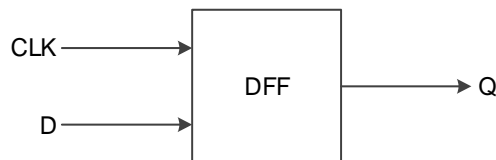


表 3-3 触发器信号定义

信号名	输入输出定义	描述
Q	输出	触发器 Q 端输出
D	输入	触发器 D 端输入
CLK	输入	时钟脉冲输入

属性 INIT 用于定义触发器在上电复位状态时触发器 Q 端的输出值。

3.4 DL

锁存器是一种对脉冲电平敏感的存储单元电路，可以在特定输入脉冲电平作用下改变状态，其基本结构和信号定义如图 3-4 所示。

图 3-4 锁存器示意图

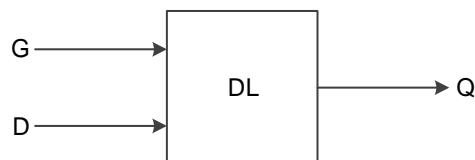


表 3-4 锁存器信号定义

信号名	输入输出定义	描述
Q	输出	锁存器 Q 端输出
D	输入	锁存器 D 端输入
G	输入	锁存器脉冲输入

属性 INIT 用于定义锁存器在上电复位状态时触发器 Q 端的输出值。

3.5 ALU

算术逻辑单元是能实现多种算术运算和逻辑运算的组合逻辑电路，其基本结构和信号定义如图 3-5 所示。

图 3-5 算术逻辑单元示意图

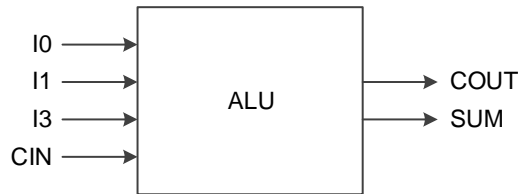


表 3-5 算术逻辑单元信号定义

信号名	输入输出定义	描述
I0	输入	算术逻辑单元操作数输入
I1	输入	算术逻辑单元操作数输入
I3	输入	算术逻辑单元选择输入
CIN	输入	算术逻辑单元进位输入
SUM	输出	算术逻辑单元运算结果输出
COUT	输出	算术逻辑单元进位输出

属性 ALU_MODE 用于定义算术逻辑单元的工作模式。表 3-6 定义了各种工作模式相对应的算术逻辑运算操作。

表 3-6 算术逻辑单元模式定义

属性 ALU_MODE	工作模式
ADD 0	两操作数相加
SUB 1	两操作数相减
ADDSUB 2	两操作数加减，由 I3 选择。1：加法；0：减法
NE 3	两操作数不等比较
GE 4	两操作数大于等于比较
LE 5	两操作数小于等于比较
CUP 6	单操作数累加器
CDN 7	单操作数累减器
CUPCDN 8	单操作数累加累减器，由 I3 选择。1：累加；0：累减
MULT 9	两操作数相乘

3.6 RAM16S1/RAM16S2/RAM16S4

分布式单口随机存储器可配置成深度为 16，位宽为 1/2/4 的单口随机存储器，其基本结构和信号定义如图 3-6 及表 3-7 所示。

图 3-6 分布式单口随机存储器示意图

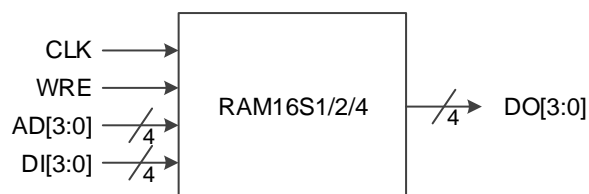


表 3-7 分布式单口随机存储器信号定义

信号名	输入输出定义	描述
CLK	输入	时钟脉冲输入
WRE	输入	读写使能控制, 1 为写, 0 为读
AD[3:0]	输入	4bit 地址输入
DI[3:0]	输入	1/2/4bit 写数据输入
DO[3:0]	输出	1/2/4bit 读数据输出

属性 INIT_0/INIT_1/INIT_2/INIT_3 用于指定分布式随机存储器的初始化文件。

3.7 RAM16SDP1/RAM16SDP2/RAM16SDP4

分布式伪双口随机存储器可配置成深度为 16, 位宽为 1/2/4 的伪双口随机存储器, 其基本结构和信号定义如图 3-7 及表 3-8 所示。

图 3-7 分布式伪双口随机存储器示意图



表 3-8 分布式伪双口随机存储器信号定义

信号名	输入输出定义	描述
CLK	输入	时钟脉冲输入
WRE	输入	读写使能控制, 1 为写, 0 为读
WAD[3:0]	输入	4bit 写地址输入
DI[3:0]	输入	1/2/4bit 写数据输入
RAD[3:0]	输入	4bit 读地址输入
DO[3:0]	输出	1/2/4bit 读数据输出

属性 INIT_0/1/2/3 用于指定分布式随机存储器的初始化文件。

3.8 ROM16

单个四输入查找表可配置成深度为 16，位宽为 1 的只读存储器，其基本结构和信号定义如图 3-8 及表 3-9 所示。

图 3-8 分布式只读存储器示意图

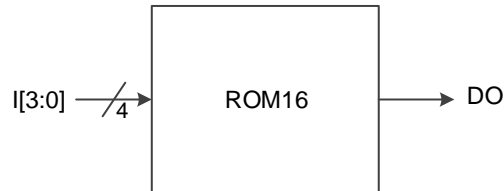


表 3-9 分布式只读存储器信号定义

信号名	输入输出定义	描述
DO	输出	1bit 数据输出
I[3:0]	输入	4bit 地址输入

属性 INIT_0 用于指定分布式随机存储器的初始化文件。

4 分布式存储器初始化

4.1 初始化文件格式

分布式存储器需要用到初始化文件，用于对存储空间阵列进行初始化，常见的文件格式主要有三种：二进制文件、十六进制文件以及地址十六进制文件。

4.2 二进制文件

二进制文件是种纯数据格式，不包含地址信息，数据按照二进制格式按行顺序排列。如下是深度为 16，位宽为 8 的二进制初始化文件示例。

```
01010101
10101010
01010101
10101010
01010101
10101010
01010101
10101010
01010101
10101010
01010101
10101010
01010101
10101010
01010101
10101010
```

4.3 十六进制文件

十六进制文件是种纯数据格式，不包含地址信息，数据按照十六进制格式按行顺序排列。如下是深度为 16，位宽为 8 的十六进制初始化文件示例。

```
55
AA
55
AA
55
AA
55
AA
55
AA
55
AA
55
AA
55
AA
```

4.4 地址十六进制文件

地址十六进制文件同时把地址信息和数据信息按照十六进制格式排列出来。如下是深度为 16，位宽为 8 的地址十六进制初始化文件示例。

```
0:55
1:AA
2:55
3:AA
4:55
5:AA
6:55
7:AA
8:55
9:AA
A:55
B:AA
```

C:55

D:AA

E:55

F:AA

5 设计考虑和用法

5.1 可配置功能单元通用属性

- 使用 Gowin 云源软件物理约束编辑器把查找表、算术逻辑单元、寄存器、分布式随机存储器或分布式只读存储器锁定到特定的可配置功能单元或可配置逻辑片。语法如下：

```
INS_LOC "xxx" R2C2[0][A]
```

```
NET_LOC "xxx" R8C8
```

- 使用 Gowin 云源软件物理约束编辑器限定可配置功能单元的使用率。语法如下：

```
UTIL R[2:5]C[3:8] 80%
```

- 使用 Gowin 云源软件物理约束编辑器限制使用特定位置的可配置功能单元。语法如下：

```
LOC_RESERVE R6C6
```

5.2 可配置功能单元专用属性

- 不同器件会对应不同大小的可配置功能矩阵阵列，比如：
 - GW1N-1 阵列大小是 8 x 18；
 - GW1N-2 阵列大小是 8 x 36；
 - GW1N-4 阵列大小是 16 x 36；
 - GW2A-18 阵列大小是 56 x 58；
 - GW2A-55 阵列大小是 76 x 90；
 - GW2AR-18 阵列大小是 56 x 58。
- GW2A-18、GW2A-55、GW2AR-18、GW1N-6 以及 GW1N-9 支持分布式随机存储器和分布式只读存储器。
- 寄存器既可以放置在可配置功能单元内也可以放置在输入输出单元内。

